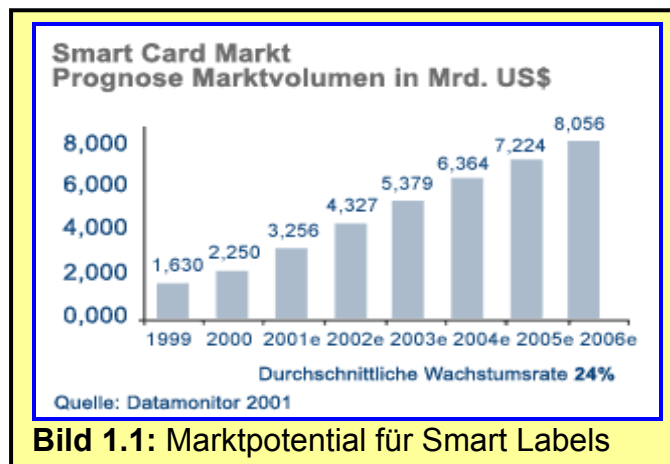


Veröffentlichung zum AiF-Projekt:
„Waferkonditionierung zur Chipkartenherstellung“ . Fv-Nr.: 12806N

1 Einleitung

RFID-Systeme („Radio-Frequency-Identification“) wie kontaktlose Chipkarten, Smart Labels und Multifunktionskarten haben aufgrund ihrer vielfältigen Anwendungen beim dezentralen und mobilen Daten- und Informationsaustausch ein hohes Wachstumspotential. Eine Prognose vom Dezember 2000 erwartet einen weltweiten Bedarf von ca. 850 Millionen Datenträgern im Jahr 2004. In der einfachsten Ausführungsform als Datenträger für Warenidentifikation/-kontrolle (Smart Labels) gehen andere Prognosen von einem weltweiten Jahresbedarf von mehr als einer Milliarde „elektronischer Etiketten“ aus. Weitere Anwendungen in Gesundheitswesen und Qualitätskontrolle oder als Personalausweis mit biometrischen Erkennungsmerkmalen können durch Systeme mit einem komplexen Hybridaufbau (Multifunktionskarten) realisiert werden.



Hauptbestandteile der RFID-Systeme sind:

- Transponderchip als intelligenter Datenträger (mit CPU, ROM, EPROM, RAM und integrierter Energieversorgung)
- Inlet-Folie als Träger der Antennenspule zur induktiven (drahtlosen) Datenübertragung

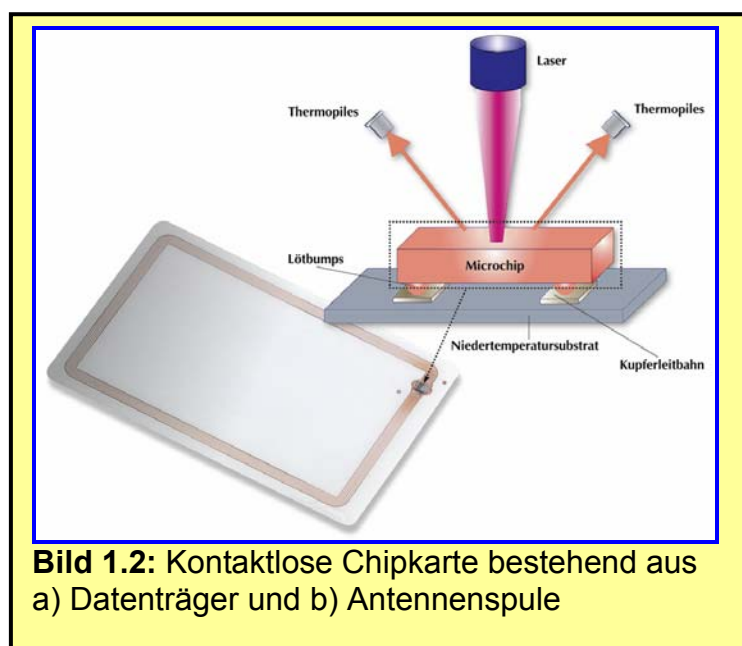


Bild 1.2 zeigt schematisch den Aufbau einer kontaktlosen Chipkarte. Der Produktionsablauf einer kontaktlosen Chipkarte umfasst verschiedene Arbeitsschritte, die in den nachfolgenden Kapiteln näher erläutert werden. Ein wesentlicher Prozessschritt beim Aufbau dieser Hybridsysteme (Silizium/Kunststoff) ist die mechanische Befestigung und die elektrische Kontaktierung des Transponderchips. Das von HSG-IMIT entwickelte Chipkontaktierungsverfahren (Bild 1.2) ist Gegenstand des zwischenzeitlich abgeschlossenen AiF-Projektes „Waferkonditionierung für Chipkartenherstellung“, (WAKON).

2 Ausgangssituation und Zielsetzung

2.1 Stand der Technik zum Zeitpunkt des Projektbeginns

Bei der Fertigung kontaktloser Chipkarten bestehend aus Siliziumchip und Niedertemperatursubstrat als Träger der Antennenspule wurden verschiedene Kontaktierungsverfahren eingesetzt. Ein weit verbreitetes Verfahren war der Einsatz der vorgefertigten Chipmodule, die unter Verwendung der konventionellen Verbindungstechniken der Halbleiterfertigung (Diebonden, Drahtbonden) durch hochautomatisierte Einrichtungen in großen Stückzahlen produziert wurden. Diese Chipmodule wurden dann anschließend durch Kartenhersteller aus KMU-Bereich als Ausgangspunkt für die Herstellung kompletter Karten verwendet. Der Anteil der KMU in der Wertschöpfung war damit auf weniger auf 15% begrenzt.

Eine kostengünstigere Alternative war die direkte Montage der Halbleiterelemente durch Flip-Chip-Technik. Je nach der hierbei verwendeten Fügetechnik kann dieser Prozess in zwei Varianten, **Flip-Chip-Klebmontage** und **Flip-Chip-Lötmontage**, ausgeführt werden. Wesentliche Nachteile der Klebetechnik sind a) Probleme bei der Einstellung der Aushärtetemperatur wegen der niedrigen Erweichungstemperatur des Kunststoffsubstrats und b) relative lange Prozesszeiten (erforderlicher Zeitraum zur Aushärtung der Klebeverbindung). Die Variante „Flip-Chip-Lötmontage“ kann wegen der großen Differenz zwischen der Schmelztemperatur des Lotes ($> 180^{\circ}\text{C}$) und der Erweichungstemperatur des Kunststoffsubstrates ($60^{\circ}\text{C} - 80^{\circ}\text{C}$) nur als selektiver (partieller) Lötprozess appliziert werden. Damit ist das Verfahren „Laserlöten“ für diese Applikation prädestiniert. Allerdings ist hierbei eine Regelung der eingestrahelten Laserintensität für die Durchführung des Lötprozesses auf dem Niedertemperatur-Kunststoffsubstrat erforderlich. Tabelle 2.1 gibt eine Übersicht der zum Zeitpunkt des Projektstarts praktizierten Verfahren im Vergleich zum HSG-Verfahren des laserunterstützten Flip-Chip-Bondens, das die Voraussetzung für die Planung des Projektes WAKON war.

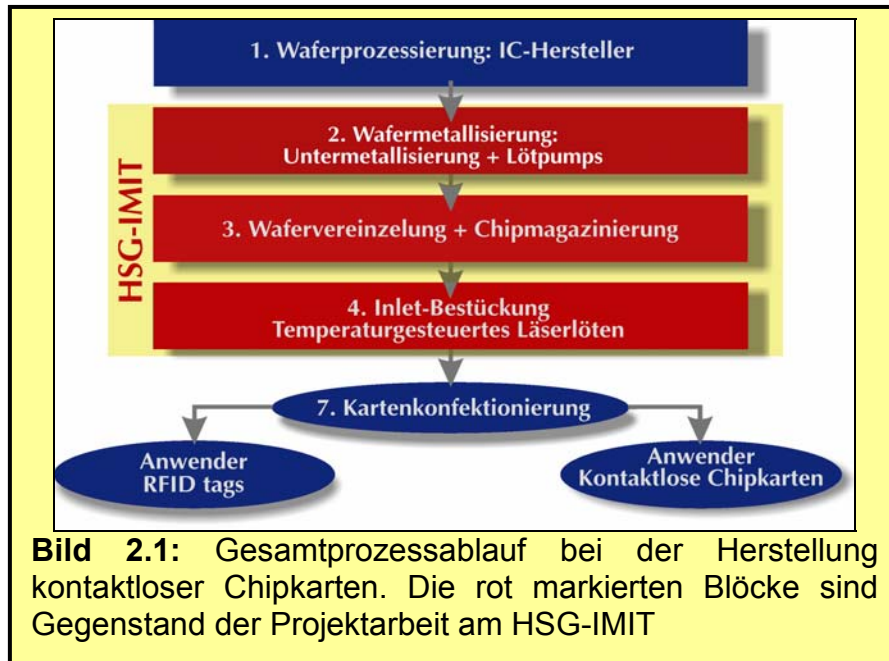
Vorteile im Vergleich zu →	Modultechnik mit geätzten Antennen	Modultechnik mit gewickelten Spulen	Flip-Chip-Bonden mit Leitklebern auf geätzten Antennen	Die-Bonden mit anisotrop leitfähigen Adhäsivfolien
Vorteile des Flip-Chip-Bondens mit Laserstrahl: Kontaktlose Chipkarten	Einfache AVT (Drahtbonden, Vergießen, Schleifen entfallen) Reduzierung der Stückkosten Reduzierung der Aufbauhöhe Möglichkeit der kundenspezifischen Ausführung Einheitliche Verbindungstechnik für alle Komponenten der Multifunktionskarten	Möglichkeit der Funktionserweiterung der Chipkarte (Multifunktionskarten) Schnellere Prozessführung Reduzierung der Aufbauhöhe Modultechnik für Multifunktionskarten nicht einsetzbar	Einfache Prozessführung ohne Kleben, Unterfüllen und Applikation von Flussmittel Kürzere Prozesszeit, da keine Aushärtung notwendig Bessere Kontaktsysteme (Leitfähigkeit, mechanische Festigkeit, Langzeitstabilität) Kontaktsysteme nur einseitig erforderlich Klebertechnik für alle Komponenten von hybriden Aufbauten (z.B. SMDs) nicht einsetzbar	Lötfähige Kontaktsysteme sind billiger als anisotrope Klebefolien Höhere Leitfähigkeit der lötfähigen Kontaktsysteme in z-Richtung Höhere Isolation in lateralen Richtungen Anwendung bei Multifunktionskarten nicht möglich
Vorteile des Flip-Chip-Bondens mit Laserstrahl: Smart Labels	Modultechnik nicht einsetzbar	Modultechnik nicht einsetzbar	Einfachere Prozessführung (wie oben) Kontaktsysteme sind nur einseitig erforderlich	Geringerer Geräteaufwand Geringere Stückkosten Elektrische Eigenschaften wie oben

Tabelle 2.1: Übersicht

Das am HSG-IMIT bereits im Rahmen von mehreren landes- und bundesgeförderten Projekten entwickelte Verfahren des temperaturgeregelten Laserlötens war für die o.g. Applikation (Lötkontaktierung auf Niedertemperatursubstrat) besonders gut geeignet; Voraussetzung für den Einsatz dieses Verfahrens war jedoch die Realisierung **lötfähiger Kontaktsysteme (Bumps)** auf dem Transponderchip im Waferverbund. Wegen der von einer ISO-Norm vorgeschriebenen Gesamtdicke einer Chipkarte werden Transponderchips auf abgedünnten Wafern (zwischenzeitlich auf 150 µm) geliefert. Andererseits hat es sich herausgestellt, dass die Anwendung der am Markt etablierten und kommerziell verfügbaren Bumpingverfahren auf abgedünnten Wafern aus technischen und wirtschaftlichen Gründen nicht möglich ist. Dazu war die Entwicklung **eines speziellen Bumpingverfahrens sowie die Erprobung dieses Verfahrens** in dem realen Gesamtprozessablauf zur Herstellung kontaktloser Chipkarten notwendig. Die Entwicklung und Anwendung dieses Verfahrens ist der Schwerpunkt des in diesem Bericht ausführlich dargestellten Projektes.

2.2 Zielsetzung

Ausgehend von der Voraussetzung, daß die technisch/wirtschaftliche Effizienz einer innovativen Einzeltechnologie nur in der am Markt etablierten Gesamtprozesskette nachgewiesen werden kann, wurden die Zielsetzung und das Arbeitsprogramm formuliert. Bild 2.1 zeigt in einer vereinfachten schematischen Darstellung den Gesamtprozessablauf zur Herstellung von RFID-Systemen.



Ausgehend von dem oben dargestellten Gesamtprozessablauf wurden die Ziele wie folgt festgelegt:

Forschungsziel:

1. Entwicklung eines Verfahrens zum **Aufbau lötfähiger Kontaktsysteme durch lokale Prozessierung** der IC-Standardmetallisierung im Waferverbund
2. **Qualifizierung des Verfahrens für die Fertigung** von RFID-Systemen durch Nachweis der erforderlichen elektrischen und mechanischen Eigenschaften der Kontaktsysteme
3. Entwicklung einer **Trenntechnik zur Vereinzlung** und zur geordneten Bereitstellung der Halbleiterchips für weitere Verarbeitung in KMU-Bereich

Die geplanten wissenschaftlich-technischen Projektergebnisse wurden in „Ausführliche Beschreibung zum Forschungsantrag“ wie folgt definiert:

Wissenschaftlich-technische Ergebnisse:

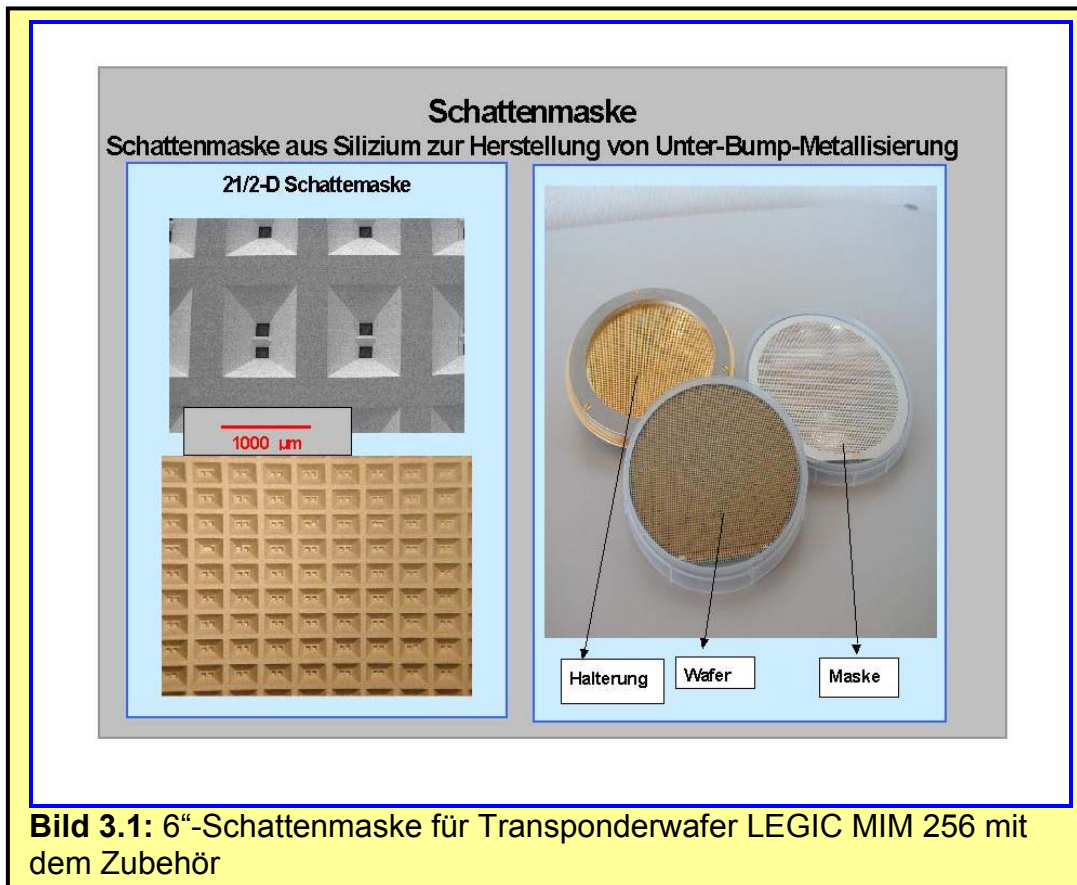
1. Entwicklung der geräte- und prozesstechnischen Komponenten für die Waferkonditionierung wie Waferhalterung, Schattenmaske sowie Vorrichtung zur Lotkugelplatzierung, etc.
2. Herstellung von lötfähigen Kontaktsystemen hoher thermomechanischer Stabilität, bestehend aus einer Multilayer-Untermetallisierung - hergestellt durch PVD-Prozesse und Schattenmaske - sowie Lötbump (Lotkugelplatzierung).

3. Entwicklung einer Trenntechnik für abgedünnte Wafer (Wafermounten, Sägen, Reinigen) einschließlich der geordneten Bereitstellung der Chips für weitere Bearbeitungsschritte.
4. Untersuchung der Metallurgie des Kontaktsystems vor und nach dem Laserlötprozess, Bestimmung der Morphologie und der chemischen Zusammensetzung der Mikrolötverbindungen.
5. Untersuchung der mechanischen und elektrischen Eigenschaften (Scherfestigkeit, Kontaktwiderstand) der Mikrokontakte, Funktionsprüfung bei komplett gefertigten Chipkarten nach Vorgaben der „International Standards“ .
6. Optimierung der Kontaktsysteme durch Variation ihrer Geometrie, Struktur und Zusammensetzung (Redesign).

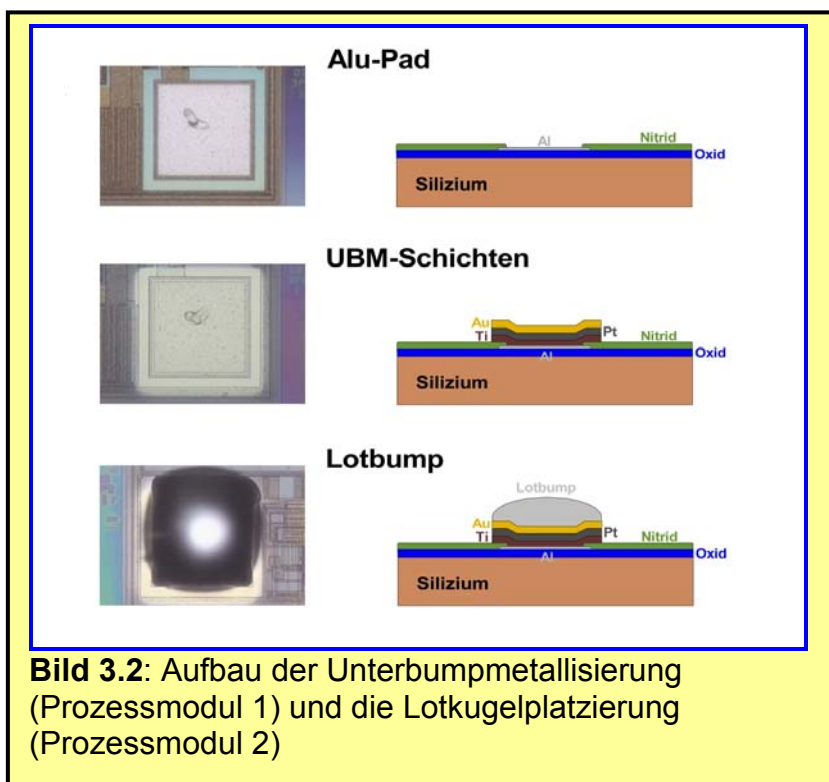
3. Zusammenfassung

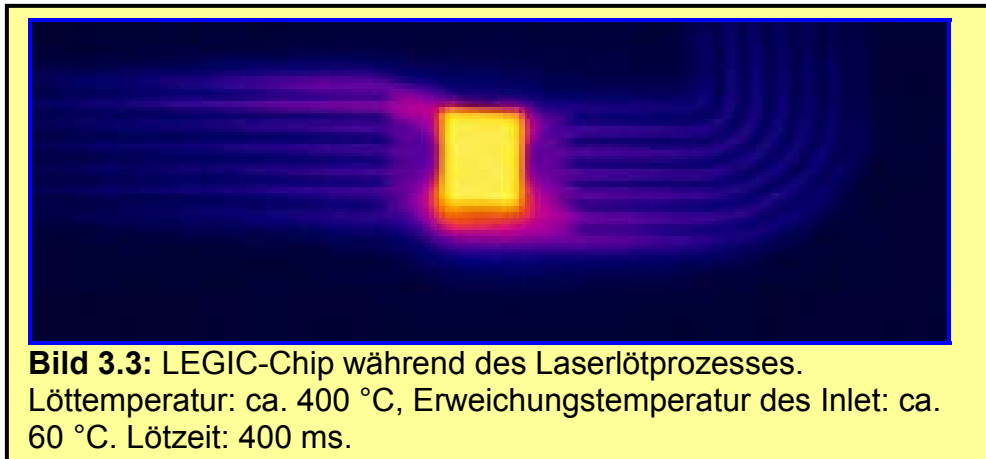
Wesentliche Ergebnisse des Projektes WAKON sind:

1. Konstruktion, Entwicklung und Erprobung einer mikromechanisch strukturierten 2 ½ - dimensionalen Silizium-Schattenmaske zur lokalen Prozessierung der Transponderwafer für kontaktlose Chipkarten.
 2. Aufbau lötfähiger Kontaktsysteme auf den IC-Anschlussmetallisierungen beim Einsatz der Schattenmaske durch PVD-Prozesse und durch das Verfahren der Lotkugelplatzierung.
 3. Erprobung des Verfahrens durch Nachweismusterherstellung in Kooperation mit den Firmen im projektbegleitenden Ausschuss.
 4. Bewertung der Nachweismuster durch metallographische Untersuchungen, mechanische Prüfung, sowie REM- und EDX-Aufnahmen.
- 1) Im Rahmen dieses Projektes wurden insgesamt 10 Schattenmasken (5“- und 6“- Schattenmasken, siehe Bild 3.1) zur Bebumpfung einiger kommerziell erhältlicher Transpondertypen hergestellt und im Feldeinsatz getestet. Der Prozessablauf zur Herstellung der Schattenmaske enthält neben der konventionellen, nasschemisch-anisotropen Ätztechnik auch ein laser-unterstütztes Direktschreibverfahren zur Strukturübertragung. Unter Berücksichtigung der verfahrensbedingten Fehler kann hierbei eine Maßhaltigkeit und Formstabilität von ca. 6 µm bei einer 6“-Silizium-Schattenmaske erreicht werden.
- 2) Lötfähige Kontaktsysteme mit Ti/Pt/Au-Untermetallisierung und Pb/Sn-Lotkugel (s. Bild 3.2) bzw. PVD-Lotbump aus Sn wurden hergestellt und in der Gesamtprozesskette getestet. Ein Rasterabstand von 100 µm auf dem Transponderchip ist mit unserem Verfahren noch herstellbar. Der kleinste z.Z. am Markt erhältliche Chip ist mit unserem Verfahren problemlos zu bearbeiten.

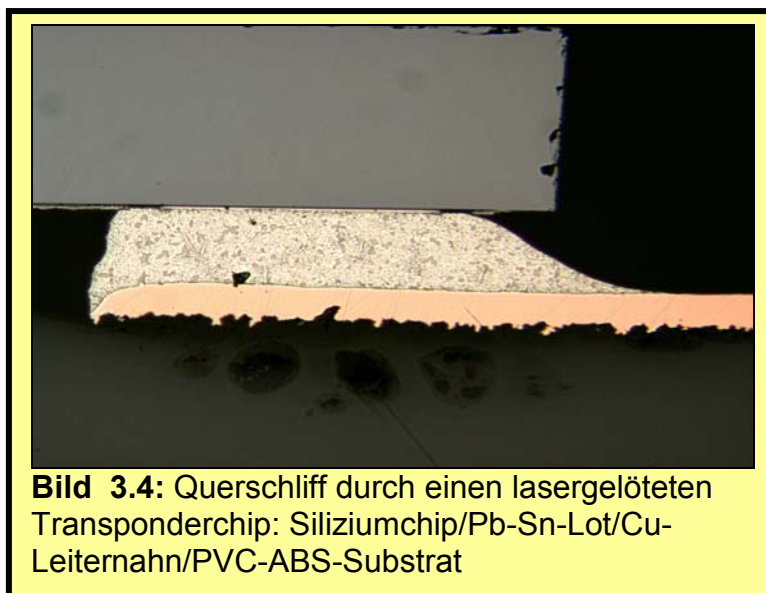


3) Komplett aufgebaute Chipkarten als Nachweismuster wurden zur Bewertung der Kontaktsysteme hergestellt. Die Chipkontaktierung auf dem Niedertemperatur-Kunststoffsubstrat erfolgte mittels des HSG-Verfahrens des temperaturgeregelten Laserlötens (s. Bild 3.3). Die statistische Auswertung von ca. 63.000 Karten zeigte, dass die Ausbeuteverluste von ca. 10% nahezu gänzlich durch die z.Z. verwendete Automatisierungstechnik bedingt sind. Die Waferkonditionierung und die Chipkontaktierung haben eine Ausbeute von nahezu 100%.





4) Metallographische Untersuchungen (s. Bild 3.4), REM- und EDX-Aufnahmen sowie mechanische Prüfung und optische Inspektion wurden zur detaillierten Untersuchung der Kontaktzone eingesetzt. Die Funktionalität des Gesamtsystems (Chipkarte) wurde durch Prüfung nach ISO/IEC-Normen und mittels der vom Kartenhersteller zur Verfügung gestellten NM-Prüfgeräte getestet. Die Ergebnisse weisen auf eine hohe mechanische Festigkeit und die Langzeitstabilität der Mikroverbindungen hin.



Die Mitglieder des projektbegleitenden Ausschusses waren in allen Phasen in die Projektarbeit einbezogen. Die Ergebnisse wurde durch Poster und Demonstratoren auf Ausstellungen und Konferenzen sowie über die WWW-Infrastruktur präsentiert.

Dieses Forschungsvorhaben wurde aus Haushaltsmitteln des Bundesministeriums für Wirtschaft und Arbeit (BMWA) über die Arbeitsgemeinschaft industrieller Forschungsvereinigungen „Otto von Guericke“ e.V. (AiF) gefördert. Wir danken für die finanzielle Unterstützung, die dieses Projekt ermöglicht hat.

Der AiF-Schlussbericht kann von Interessenten angefordert werden.

Ansprechpartner:

Dr. M. Alavi

mani.alavi@hsg-imit.de